

**PAT-NO:** JP406243992A  
**DOCUMENT-IDENTIFIER:** JP 06243992 A  
**TITLE:** PLASMA PROCESSING DEVICE

**PUBN-DATE:** September 2, 1994

**INVENTOR-INFORMATION:**

NAME	COUNTRY
DEGUCHI, YOICHI	
KAWAKAMI, SATOSHI	

**ASSIGNEE-INFORMATION:**

NAME	COUNTRY
TOKYO ELECTRON LTD	N/A

**APPL-NO:** JP05049994

**APPL-DATE:** February 16, 1993

**INT-CL (IPC):** H05H001/46 , C23F004/00 , H01L021/302

**ABSTRACT:**

**PURPOSE:** To provide a plasma processing device by which enlargement of a structure can be prevented and responsiveness can be improved in a simple structure and impedance matching becomes possible.

**CONSTITUTION:** A plasma processing device is arranged in a matching part 14, and detects a difference between output impedance on the side of an RF electric power supply part 12 and input impedance on the side of the matching part 14, and changes an oscillation frequency of output electric power on the side of the RF electric power supply part 12 so as to eliminate the difference between the impedances. Thereby, since frequency conversion can be carried out instead of capacity adjustment of a variable capacitor C1, the variable capacitor and a driving part can be omitted, so that matching time can be shortened.

**COPYRIGHT:** (C)1994,JPO&Japio

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-243992

(43)公開日 平成 6 年(1994) 9 月 2 日

(51)Int.Cl.<sup>5</sup>

H 0 5 H 1/46

C 2 3 F 4/00

H 0 1 L 21/302

識別記号

庁内整理番号

F I

技術表示箇所

9014-2G

A 8414-4K

A 9277-4M

審査請求 未請求 請求項の数 1 F D (全 6 頁)

(21)出願番号

特願平5-49994

(22)出願日

平成 5 年(1993) 2 月 16 日

(71)出願人 000219967

東京エレクトロン株式会社

東京都新宿区西新宿 2 丁目 3 番 1 号

(72)発明者 出口 洋一

東京都新宿区西新宿 2 丁目 3 番 1 号 東京

エレクトロン株式会社内

(72)発明者 川上 聡

東京都新宿区西新宿 2 丁目 3 番 1 号 東京

エレクトロン株式会社内

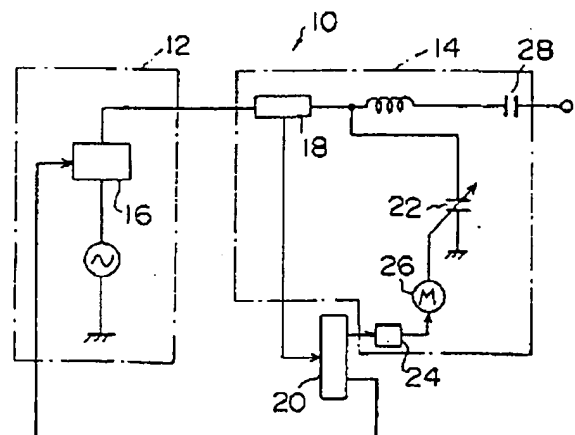
(74)代理人 弁理士 井上 一 (外 2 名)

(54)【発明の名称】 プラズマ処理装置

(57)【要約】

【目的】 構造の大型化を防止するとともに簡単な構造によって応答性を向上させたインピーダンスの整合が可能なプラズマ処理装置を提供することにある。

【構成】 整合部 1 4 に設けられていて、R F 電源部 1 2 側の出力インピーダンスと整合部 1 4 側の入力インピーダンスとの差を検出し、そのインピーダンスの差をなくすように上記 R F 電源部 1 2 側の出力電力の発信周波数を変更する。従って、可変コンデンサ C 1 の容量調整に代えて周波数変換が行なえるので、可変コンデンサおよび駆動部の省略が可能になり、整合時間を短縮することが可能になる。



## 【特許請求の範囲】

【請求項1】 R F電源部からR F電力を負荷となる対向電極の一方あるいは両方に電力を供給する構造を備え、上記R F電源部側のインピーダンスと負荷側の入力インピーダンスとの差を検出して少なくとも可変容量を調整することで整合を行なうインピーダンス整合部を備えたプラズマ処理装置において、

上記R F電源に設けられている出力電力の周波数可変部と、

上記電源部および負荷側の間で検出されたインピーダンスの差に応じて、上記可変容量に併せて上記R F電源部での出力電力の周波数を制御して整合する制御部と、を備えていることを特徴とするプラズマ処理装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、プラズマ処理装置に関し、特に、R F電力の供給回路に用いられるインピーダンス整合構造に関する。

## 【0002】

【従来の技術】周知のように、半導体素子製造プロセスに用いられるプラズマ処理装置においては、生成されるプラズマに対するR F出力の効率を最適化する目的で、R F電源側と負荷側に相当する対向電極側との間のインピーダンスを整合したうえで対向電極の一方あるいは両方に供給している。

【0003】このようなR F電力を供給するための一例としては、例えば、図6に示す構造がある。

【0004】すなわち、図6において、R F電力供給装置は、R F電源部100と整合部120とから構成されている。そして、整合部には、対向電極に接続された電路中に、インピーダンス差と位相差とを検出する検出器140、整合用コンデンサ160、インダクタンスコイル180、位相差補正用コンデンサ200がそれぞれ設けられている。整合用コンデンサ160および位相差補正用コンデンサ200はいずれもバリコン等の可変コンデンサであり、インダクタンスコイル180は固定値に設定されている。

【0005】このような構成においては、R F電源部100から出力された電力が整合器120を経て負荷に相当する電極に供給されるが、整合器120中の検出器140によって、この位置で流れる電流と出力電圧との位相差が検出され、その位相差がなくなるように位相差補正用コンデンサ200の容量を調整される。また、検出器140では、R F電源部側の出力インピーダンスと整合器120側の入力インピーダンスとを比較し、差がある場合には、その差をなくすように整合用コンデンサ160の容量を加減調整するようになっている。そして、このような可変コンデンサの容量調整は、例えば、検出器に電気的接続された駆動部によって駆動されるステッピングモータにより行われる。このような可変コン

デンサの容量調整によって整合器120側の入力インピーダンスがR F電源部100側の出力インピーダンスに等しくされことになる。

## 【0006】

【発明が解決しようとする問題点】ところで、上記した整合回路においては、R F電源部での高周波数が一定値であることを前提として、可変コンデンサの容量調整によりインピーダンス整合が行われるようになっているが、このような構成には次のような問題があった。

【0007】すなわち、可変コンデンサの容量調整は、上述したように、ステッピングモータ等の機械的な駆動量を設定することにより行われている。従って、要求される容量に調整されるまでの応答性が悪い。このような応答性に関しては、例えば、可変コンデンサの駆動制御をフィードバック制御で行なうようにした場合、微調整の繰り返しが生じることもあり、これによっても、所定のインピーダンス整合が完了するまでの応答性が悪くなる。しかも、位相差の調整用とインピーダンスの整合用としての可変コンデンサ自体がかなり大きいことに併せてそれぞれ独自の駆動源を必要とすることから装置が大型化するとともに、これら駆動源を駆動するための制御構造も複雑化することになる。

【0008】また、整合部が大型化した場合には、設置位置が限られてしまうことがあり、大きさによっては、R F電源部から離れた位置に設置されることもある。従って、整合部の検出器に至る電路も長くなりがちであることから、その間での漏洩による出力損失が大きくなり、これによってインピーダンスの調整量も多くなる。従って、整合用コンデンサでの調整量も多くなり、このことが応答性をさらに悪化させる原因となる。また、可変コンデンサの容量調整のために電極を動かす回数が増えると、その分、機構部品からの塵等の不純物が発生することによって被処理体への悪影響を及ぼしかねない。

【0009】そこで本発明の目的は、上記従来のプラズマ処理装置における問題に鑑み、構造の大型化を防止するとともに簡単な構造によって応答性を向上させたインピーダンスの整合が可能なプラズマ処理装置を提供することにある。

## 【0010】

【問題を解決するための手段】この目的を達成するため、請求項1記載の発明は、R F電源部からR F電力を負荷となる対向電極の一方あるいは両方に電力を供給する構造を備え、上記R F電源部側のインピーダンスと負荷側の入力インピーダンスとの差を検出して少なくとも可変容量を調整することで整合を行なうインピーダンス整合部を備えたプラズマ処理装置において、上記R F電源に設けられている出力電力の周波数可変部と、上記電源部および負荷側の間で検出されたインピーダンスの差に応じて、上記可変容量に併せて上記R F電源部での出力電力の周波数を制御して整合する制御部と、を備えて

いることを特徴としている。

【0011】

【作用】本発明ではRF電源での発信周波数を変化させることができる。つまり、整合部には、RF電源部側の出力インピーダンスと整合部側の入力インピーダンスとの差が検出される。そして、この検出器からの検出結果はに応じて、これらインピーダンス間での差がなくなるようにRF電源部での発信周波数を変化させて整合する。従って、負荷側でのインピーダンスの整合は、整合部での可変コンデンサを用いた調整よりも応答速度を早めることができる周波数変換で行なえることになる。しかも、周波数変換によってインピーダンスの変更が可能になることで、可変コンデンサの数を減らすことができる。

【0012】

【実施例】以下、図1乃至図5において、本発明実施例の詳細を説明する。

【0013】図1は、本発明実施例によるプラズマ処理装置に用いられるRF電力供給装置10を説明するための回路図である。

【0014】RF電力供給装置10は、RF電源部12と整合部14とで構成されている。

【0015】RF電源部12には、規定周波数の発振増幅部16が設けられ、この発振増幅部16は、後述する制御部からの信号によって規定周波数を更新することができるようにしている。

【0016】一方、整合部14には、RF電源部12側の出力インピーダンスに相当する発振増幅器16側の出力インピーダンス（例えば50Ω）と整合部14側の入力インピーダンスとを比較するための検出器18が設けられ、上記インピーダンス同士での差を検出し、この結果を制御部20に出力するようになっている。なお、符号22は可変コンデンサを示し、この可変コンデンサ22は、ドライバ24に接続されたステップモダ2\*

$$\begin{aligned} Z_c &= j(\omega L - \frac{1}{\omega C_2}) + \frac{1}{(1/R) + j\omega C_1} \\ &= j(\omega L - \frac{1}{\omega C_2}) + \frac{(1/R) + j\omega C_1}{(1/R)^2 + (\omega C_1)^2} \\ &= \frac{(1/R)}{(1/R)^2 + (\omega C_1)^2} + j\{(\omega L - 1/\omega C_2) - \frac{\omega C_1}{(1/R)^2 + (\omega C_1)^2}\} \end{aligned}$$

但し、 $\omega = 2\pi f$

従って、周波数（f）を変化させることで負荷側のプラズマ状態に応じたインピーダンスに対応してインピーダンス（Z0）を変化させることができる。

【0019】本実施例ではこのような原理を基に、制御部20は、検出器18によって得られたRF電源側の出力インピーダンスと整合部14側の入力インピーダンスとの差をなくすように、インダクタンス成分を固定した※50

\*6により容量調整されるようになっている。また、符号28は、直流がRF電源部12に流れるのを阻止するブロッキングコンデンサである。

【0017】制御部20は、この種、整合回路で実行される場合と同様にRF電源部12と整合部14とのインピーダンスを整合するようになっているが、インピーダンスの整合を、リアクタンスの調整だけでなく、RF電源部12からの発振周波数を調整することによって行なうようになっている。

【0018】図2は、整合回路を示す等価回路図であり、この回路中で、プラズマの状態によって変化するインピーダンス（Z0）は、インダクタンスを調整するための可変コンデンサC2によって調整されるインダクタンス成分（Z1）と可変コンデンサC1の容量リアクタンス成分（Z2）との和（ $Z_0 = Z_1 + Z_2$ ）で求められる。従って、これら各パラメータを基に整合回路での出力インピーダンスは、プラズマの状態に応じて変化する入力インピーダンスと等しくすればよい。そして、上記インピーダンス（Z0）に関しては、次の式が成立する。

【数1】

$$Z_1 = j(\omega L - 1/\omega C_2)$$

$$Y_2 = 1/R + j\omega C_1$$

$$Z_2 = 1/Y_2 = \frac{1}{(1/R) + j\omega C_1}$$

$$Z_0 = Z_1 + Z_2$$

但し、R：入力インピーダンス（固定値；50Ω）

L：コイル

C1：コンデンサ

C2：コンデンサ

【数2】

※状態でRF電源部12の発振増幅器16での発振周波数とインピーダンス整合用の可変コンデンサC1の容量を変化させて整合部14側の入力インピーダンスを整合する。なお、この場合には、周波数の変換に際して位相差は固定されていることは勿論である。

【0020】本実施例は以上のような構成であるから、RF電源部12側の出力インピーダンスと整合部14側の入力インピーダンスとを検出器18において比較す

る。そして、インピーダンス間で差がある場合には、その差をなくすように制御部20を介して発振増幅器16での周波数の変換を行なう。しかも、制御部20では、インダクタンス成分を周波数の変換に置き換えることによって、可変コンデンサの容量調整を整合用可変コンデンサ22を対象とするだけである。

【0021】このような本実施例によるインピーダンス整合を実験したところ、図3に示す結果を得られた。

【0022】図3は本実施例において説明したRF電源からの発振周波数を変換した場合であり、また、図4は発振周波数を、例えば、13.56MHzに固定した場合を示している。

【0023】そして、図3では、周波数を変化させ、図2に示したコンデンサC1を可変、そして、コンデンサC2を固定し、周波数は13.00MHz~14.00MHzの範囲で変化させた場合が示してある。

【0024】また、図4では、図2に示したコンデンサC1をパラメータとして変化させ、そして、コンデンサC2はコンデンサC1を基準に0~100%変化させた場合が示してある。

【0025】なお、この測定では、 $C1 = 0 \sim 1500 \text{ pF}$ を0~100%、 $C2 = 0 \sim 500 \text{ pF}$ を0~100%という形式で各コンデンサを選択してある。

【0026】図3および図4から明らかなように、周波数を変換した本実施例の場合は、従来実施されていた整合と同じような範囲のインピーダンスの変化を得ることができた。

【0027】以上のように本実施例によれば、可変コンデンサの容量調整が必要な部分を少なくすることができるので、複数の可変コンデンサを対象としていた場合に比べて、相対的な駆動制御が必要なくなる。従って、所定のインピーダンスを整合させるための応答速度を早めることができる。

【0028】ところで、RF電源部12での発振周波数を変換する機構としては、図3に示す構成がある。

【0029】すなわち、図5に示す実施例は、RF電源部12の出力側には位相比較器30、VCO32および分周器34で構成された周波数シンセサイザ36が設けられている。この例ではRF電源部12での発振増幅器は、図示しないが基準周波数発振器として機能させる構造のものに置き換えられ、リファレンス周波数としての基準周波数と分周器34からの再生出力周波数との位相差が位相比較器30で比較され、位相差を割出したうえで、VCO32に入力するようになっている。そして、この分周器30には、図1に示した制御部20からの補

正信号が入力されるようになっている。従って、分周器34で再生される出力周波数は、制御部20からの補正信号が、上述したインピーダンスを整合させる場合の周波数に対応させる内容であるので、インピーダンス整合が可能な周波数として再生される。

【0030】

【発明の効果】以上のように本発明によれば、プラズマ処理装置に用いられるRF電力供給装置において、電源側と対向電極側が相当する負荷側とのインピーダンスの整合を、電源側の発振周波数を変換することによって行なうことができる。従って、従来、この種、回路に用いられていた可変コンデンサによるリアクタンス調整を周波数に置き換えることができるので、可変コンデンサおよびこの駆動部を不要にすることができる。このため、機械的な制御部を少なくしてインピーダンスの整合に要する時間を短縮することが可能になる。

【0031】また、このように構成部品を省略することで装置の小型化が可能になり、これによって、整合部と電源部とを接近されることができる。従って、電源部から整合部に至る回路の長さを短くして、その間での漏洩電力の発生を抑えて出力損失を少なくすることができる。

【図面の簡単な説明】

【図1】本発明実施例によるプラズマ処理装置の要部を示す概略的な回路図である。

【図2】図1に示した制御部での動作原理を説明するための回路を等価的に示した回路図である。

【図3】図1に示した要部で得られる整合状態を示す線図である。

【図4】従来の整合回路によって得られる整合上合いを示す線図である。

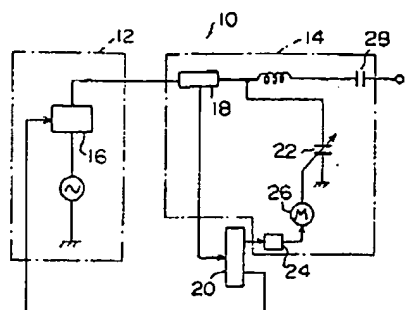
【図5】図1に示した要部に用いられる周波数変換機構を説明する回路図である。

【図6】従来のプラズマ処理装置に用いられるRF電力供給装置の構成を示す回路図である。

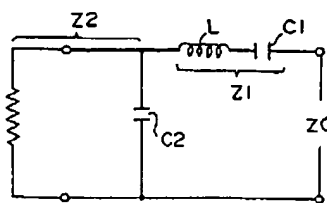
【符号の説明】

- 10 プラズマ処理装置
- 12 RF電源部
- 14 整合部
- 16 発振増幅器
- 18 検出器
- 20 制御部
- 30 位相比較器
- 34 分周器
- 36 周波数シンセサイザ

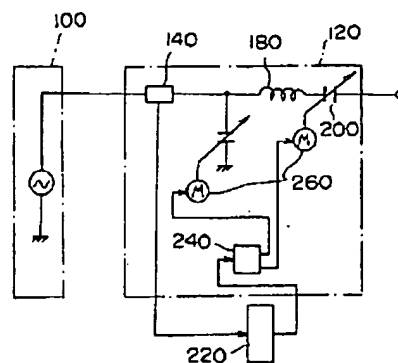
【図1】



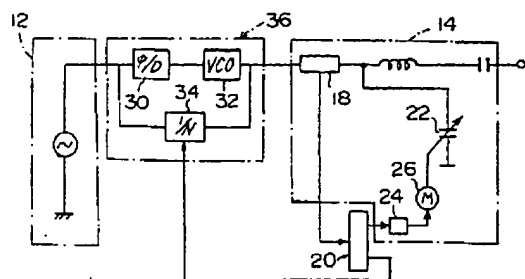
【図2】



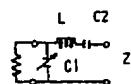
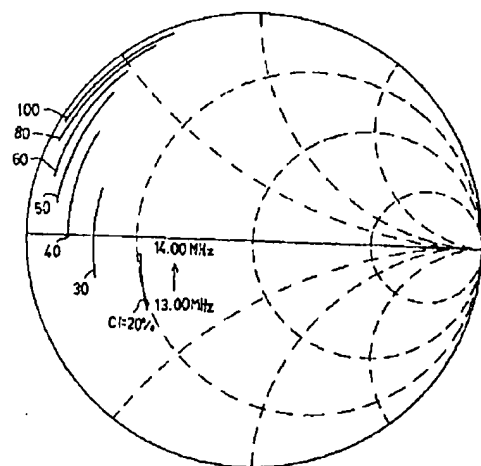
【図6】



【図5】



【図3】

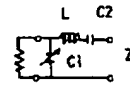
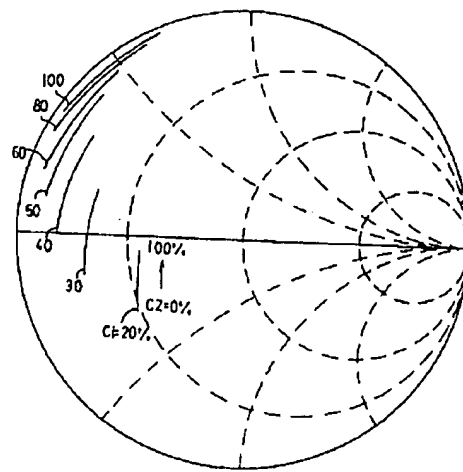


C1	C2	f
20	固定	13.00
30		
40		14.00
50		MHz
60		
80		
100		

(6)

特開平6-243992

【図4】



C1	C2	f
20	变化	固定
30	(0-100%)	(13.56MHz)
40		
50		
60		
80		
100		